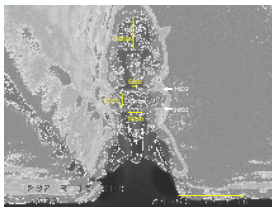


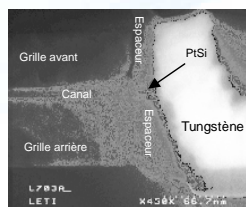
De la technologie de pointe à la conception de circuits

La technologie double grille CMOS auto alignée

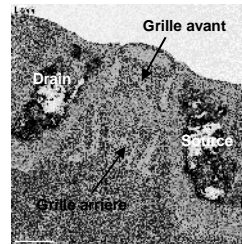
Procédés technologiques très innovants



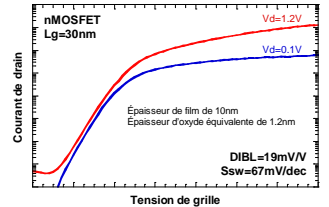
Réalisation et gravure de l'empilement des grilles



Réalisation de drain et source métalliques



Intégration du dispositif



Les premiers résultats de caractérisation des dispositifs montrent un excellent contrôle des effets de canaux courts

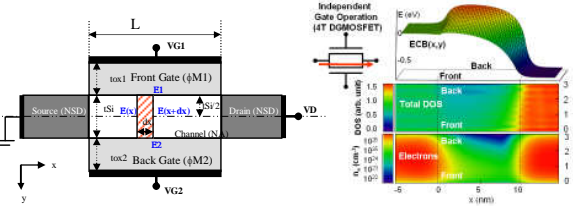


Les modèles et les outils de conception

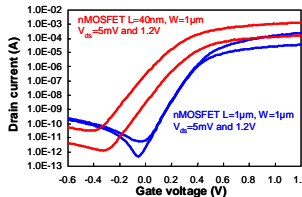
De la physique du dispositif à l'environnement de conception

Modélisation physique

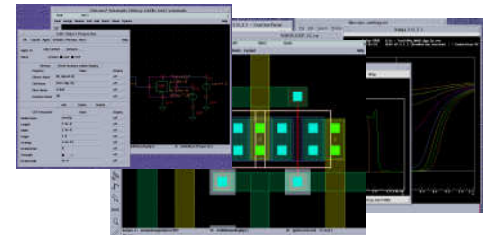
Couplage d'interface, effets quantique et balistique



Modélisation compacte



Environnement de conception



La conception en technologie DG CMOS

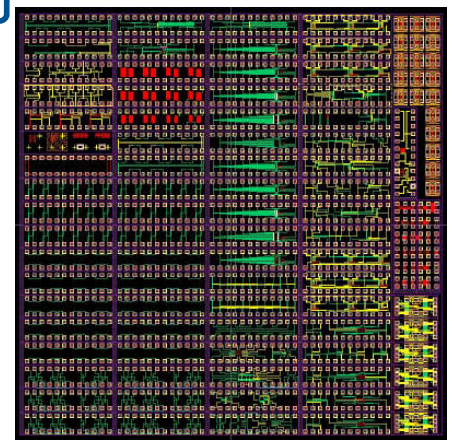
Objectif : profiter de l'avantage des performances et des grilles indépendantes pour innover en conception de circuits

Réalisation d'un jeu de masques comportant des circuits:

- Analogiques: miroirs de courant, amplificateurs différentiels, convertisseurs-modulateurs $\Delta\Sigma$, comparateurs rapides, etc.
- Numériques: portes standards, oscillateurs en anneaux, bascules D statiques et dynamiques, cellules reconfigurables, etc.
- SRAM: Cellules mémoires 4T et 6T de diverses architectures, colonnes de points mémoires, etc.

Le but étant:

- D'évaluer les performances de la technologique
- De valider de nouvelles architectures circuits



Ce projet est valorisé par 5 brevets et 15 communications internationales

